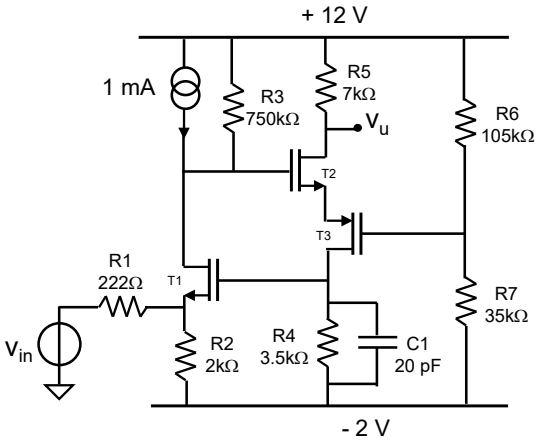
2° prova in itinere

Es. 1



Il circuito della figura accanto utilizza transistori nMOSFET e pMOSFET aventi (*Consider the circuit in the figure, where transistors have)* V_T=0.5V, $k=\frac{1}{2}\mu C_{ox}W/L=1mA/V^2$ e $V_A=\infty$.

a) Calcolare la **polarizzazione** del circuito ed il valore dell'uscita in assenza di segnale. (*Find the DC voltage at the output of the circuit)*

b) Calcolare il **guadagno** di tensione $G_{bf}=v_u/v_{in}$ del circuito **a bassa frequenza** nell'ipotesi di retroazione ideale. (*Find the voltage gain of the circuit at low frequency assuming an ideal feedback)*

c) Calcolare il **guadagno d'anello** del circuito (*Find the expression of the Loop Gain of the circuit, $G_{loop}(s)$)*

d) Tracciare i **diagrammi di Bode** quotati del trasferimento reale del circuito, $V_u(s)/V_{in}(s)$. (*Draw the actual Bode plots of the circuit)*

e) Disegnare in un grafico quotato **l'andamento nel tempo del segnale di corrente che scorre in T1** in conseguenza ad un gradino positivo di tensione all'ingresso ampio V_{in}=100mV (*Draw the-quoted time evolution of the current in T1 induced by a positive input voltage step* V_{in}=100mV*)*

f) Calcolare **la massima ampiezza di una sinusoide** a bassa frequenza applicabile all'ingresso del circuito (*Find the maximum amplitude of a low frequency sinusoidal voltage that can be applied to the circuit)*

g) Calcolare la **densità spettrale di rumore** in uscita, S_u, a bassa frequenza dovuta alla resistenza **R4** e la densità spettrale dovuta al **transistore T3**. Disegnarne poi lo spettro visto all'uscita a tutte le frequenze (*Find the noise power spectral density at the output at low frequency due to resistance R4, $S_{u|R4}$, and to transistor T3, $S_{u|T3}$. Then draw their spectra at all frequencies)*

h) Calcolare il valore **RMS della tensione di rumore in uscita** dovuto alle resistenze R4 ed al transistore T3. (*Find the RMS value of the output noise due to resistance R4 and to transistor T3)*

i) Disegnare **l'andamento nel tempo della tensione all'uscita**, $V_u(t)$, quando in ingresso viene applicato un gradino negativo ampio 100mV nel caso in cui il circuito abbia **anche una capacita' C2=50pF** in parallelo a R3 (in aggiunta alla C1) (*Draw the time evolution of the output voltage in response to an input voltage step of 100mV when the circuit has an additional capacitance C2=50pF in parallel to R3).*